

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-272844

(43)Date of publication of application : 26.09.2003

(51)Int.Cl.

H05B 33/10

H05B 33/14

(21)Application number : 2002-078326

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 20.03.2002

(72)Inventor : NISHIKAWA RYUJI

JINNO MASASHI

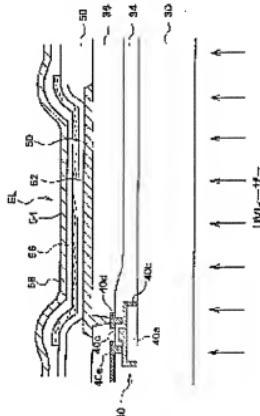
OGAWA TAKASHI

(54) DIMMING METHOD OF ORGANIC EL PANEL, AND ORGANIC EL PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To effectively dim a luminescent spot defective pixel.

SOLUTION: Organic layers (hole transport layer 52, organic light emitting layer 54, electron transport layer 56) of the organic EL element are deteriorated and light emitting function is eliminated by selectively irradiating a laser beam to an organic EL element of a pixel. The laser beam is irradiated to the limited part (central part) of a light emitting part. By the above, the laser beam is not irradiated to the part where the thickness is changing, and the damage of a negative electrode 58 is effectively prevented.



【特許請求の範囲】

【請求項1】 有機ELパネルの欠陥画素を減光化する減光化方法であって、欠陥画素の発光領域の一部の領域にレーザを照射し、この部分における有機EL素子の発光能力を劣化させて減光化する有機ELパネルの減光化方法。

【請求項2】 請求項1に記載の有機ELパネルの減光化方法において、

前記減光化する領域は、発光領域の周辺部を除いた領域であることを特徴とする有機ELパネルの減光化方法。

【請求項3】 請求項1または2に記載の有機ELパネルの減光化方法によって、欠陥画素が減光化されたことを特徴とする有機ELパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機ELパネルの欠陥画素を減光化する減光化方法に関する。

【0002】

【従来の技術】従来より、フラットディスプレイベルの1つとして、有機ELディスプレイベルが知られている。この有機ELディスプレイベルは、液晶ディスプレイベル（LCD）とは異なり、自発光であり、明るく見やすいフラットディスプレイベルとしてその普及が期待されている。

【0003】この有機ELディスプレイは、有機EL素子を画素に備え、これを多数マトリクス状に配置して構成される。また、この有機EL素子の駆動方法としては、LCDと同様にバッピング方式とアクティブ方式があるが、LCDと同様にアクティブマトリクス方式が好ましいとされている。すなわち、画素毎にスイッチ用の素子を設け、そのスイッチ用の素子を制御して、各画素の表示をコントロールするアクティブマトリクス方式の方が、画素毎にスイッチ用の素子を有しないバッピング方式より高精細の画面を実現でき好ましい。

【0004】なお、LCDの場合には、1つのスイッチ用素子（TFT）を用い、これを直接画素電極に接続するが、有機ELパネルの場合には、2つのTFTと、1つの容量を用いる。図8に、従来の薄膜トランジスタ（TFT）を利用した有機ELパネルにおける画素回路の構成例を示す。有機ELパネルは、このような画素をマトリクス配置して構成される。

【0005】行方向に伸びるゲートラインには、ゲートラインによって選択されるnチャンネル薄膜トランジスタである第1TFT10のゲートが接続されている。この第1TFT10のドレインには列方向に伸びるデータラインDLが接続されており、そのソースには他端が低電圧の電源である容量ラインSLに接続された保持容量CSが接続されている。また、第1TFT10のソースと保持容量CSの接続点は、pチャンネル薄膜トランジスタである第2TFT40のゲートに接続されている。

そして、この第2TFT40のソースが電源ラインVLに接続され、ドレンが有機EL素子ELに接続されている。なお、有機EL素子ELの他端はカソード電源CVに接続されている。

【0006】従って、ゲートラインGLがHレベルの時に第1TFT10がオンとなり、そのときのデータラインDLのデータが保持容量CSに保持される。そして、この保持容量CSに維持されているデータ（電位）に応じて第2TFT40の電流が制御され、この第2TFT40の電流に従って有機EL素子ELに電流が流れ発光する。

【0007】そして、第1TFT10がオンしているときにデータラインDLに、その画素に対応するビデオ信号が供給される。従って、データラインDLに供給されるビデオ信号に応じて保持容量CSが充電され、これによって第2TFT40が対応する電流を流し、有機EL素子ELの輝度制御が行われる。すなわち、第2TFT40のゲート電位を制御して有機EL素子に流す電流を制御して各画素の階調表示が行われる。

【0008】このような有機ELパネルにおいて、各画素毎に設けられた第1TFT10または第2TFT40に欠陥が生じる場合がある。TFTが、有機EL素子への電流をオフするように固定される欠陥の場合には、その画素は暗点化するだけであり、輝点の中に1つの暗点が存在してもそれは視認がなく問題ではない。一方、有機EL素子への電流が常時オンになるような欠陥の場合には、その画素が輝点となる。周りの画素が黒を表示している際に1画素でも輝点があると、これは観察者において視認されるので、不具合となる。そこで、輝点となってしまう欠陥画素については、これを暗点化する処理が從来より行われている。

【0009】すなわち、所定数の暗点が存在する有機ELパネルは良品として問題がなく、輝点を減光化することで歩留まりの大幅な向上が達成できるためである。

【0010】ここで、この暗点化は、画素に至る配線を断線することによって行える。すなわち、LCDの場合と同様に、YAGレーザなどによって、第2TFT40と電源ラインまたは画素電極との配線を切断することが考えられる。

【0011】これによって、輝点を暗点化することができ、全体の表示における問題を解決することができる。

【0012】

【発明が解決しようとする課題】しかし、このYAGレーザによる暗点化処理を行うと、陰極にダメージがおよぶ他の画素の表示にも影響が出る可能性がある。すなわち、アクティブマトリクス型の有機ELパネルの場合、ガラス基板上にTFTが形成され、このTFTの上方にITOの陽極が形成され、その上に正孔輸送層、有機発光層、電子輸送層などの有機層が積層され、その上に金属の陰極が形成される。このように、TFTの上方に

は、有機層の一部や陰極が存在している。特に、陰極は共通電極としてパネルのほぼ全面に渡って形成されている。

【0013】従って、YAGレーザによりTFTの配線を切断した場合、そのレーザは陰極まで至り、陰極にもアブレーションが起こる。従って、陰極はその部分に穴があいた構になる。さらに、このアブレーションによって、陰極の実質が起こり、周辺画素の表示にも影響が出るおそれがある。また、レーザによる切断は、そこにある物質を蒸発させて飛ばすものであり、有機EL素子の有機層もその側面が直接陰極の上方空間にさらされることになる。そこで、そのさらされた部分から水分の浸入による有機層の劣化などが進みやすく、欠陥画素が広がるおそれもある。

【0014】本発明は、上記課題に鑑みなされたものであり、欠陥画素を効果的に減光化が行える有機ELパネルの減光化方法を提供することを目的とする。

【0015】

【課題を解決するための手段】本発明は、有機ELパネルの欠陥画素を減光化する減光化方法であって、欠陥画素の発光領域の一部の領域にレーザを照射し、この部分における有機EL素子の発光能力を劣化させて減光化することを特徴とする。

【0016】このように、本発明によれば、レーザ光の照射により欠陥画素の発光能力が劣化して減光化が行える。従って、強力なレーザによる配線のカット等と異なり、陰極に損傷はない。そこで、陰極損傷による悪影響はなく、輝点欠陥画素の減光化を行うことができる。特に、発光領域全部ではなく、その一部のみを減光化の対象とすることで、陰極の損傷などを効果的に防止できる。

【0017】また、前記減光化する領域は、発光領域の周辺部を除いた領域であることが好適である。発光領域の周辺領域は、層厚などが変化する場所であり、この部分のレーザは不均一になりやすく、陰極への損傷がでやすい。発光部の周辺部へのレーザ照射を行わないことで、陰極への損傷発生を確実に防止することができる。

【0018】また、本発明は、上述のような減光化方法によって、欠陥画素が減光化された有機ELパネルに問し、それによって陰極損傷による悪影響がなく、輝点を暗点化することができる。

【0019】

【発明の実施の形態】以下、本発明の実施形態について、図面に基づいて説明する。

【0020】本実施形態では、光源として、エキシマレーザなどのUV(短波長)レーザを用い、レーザを欠陥画素に照射する。これによって、欠陥画素の有機層が変質し、発光能力が劣化して減光化が行える。

【0021】すなわち、このレーザ照射は、照射した層を蒸発させるような強力なものではなく、このレーザ照

射により、有機層においてレーザを吸収したことによって、極めて短時間に加熱変質が起こり、発光能力がなくなったり減光化が行われる。

【0022】特に、レーザは、陰極に損傷を与えるほどエネルギーを有しておらず、陰極に損傷はない。そこで、陰極損傷による悪影響はなく、輝点欠陥画素の減光化を行うことができる。

【0023】とともに、有機EL素子は、その有機材料が、熱などに弱く、発光能力が劣化しやすい。本実施形態では、この劣化と同様の反応を素子の有機層にレーザを照射することによって促進し、減光化を行っている。レーザ照射によって有機層がアーナールされることで、正孔、電子輸送能力や、有機発光材料の発光性能が劣化が発生する原因と考えられる。分子構造自体は変化せず、膜構造が変質することも考えられる。なお、通常発生する有機層の変質による表示欠陥は、時間の経過とともに広がっていく。しかし、本実施形態の用に、レーザを照射して減光化した場合、レーザ照射領域外に減光領域はほとんど拡大しない。従って、欠陥のリペアをより確実に実行でき、高い表示品質を維持できる。

【0024】ここで、YAGレーザには、266、355、532、1064 nmなどがあるが、266 nmのYAGレーザでは、アクリルの平坦化膜などを透過できず、効果が小さい。また、532 nm以上のYAGレーザでは、パワーを非常に大きくしなければ効果が得られず、この場合には陰極にも影響が出てしまう。

【0025】これに対し、355 nmのYAGレーザによれば、陰極に影響を与えることなく、効率的に有機層の変質による発光能力を劣化させることができ、好適である。また、エキシマレーザに波長308 nmのものがあり、これも好適である。

【0026】図1に、画素の構成について示す。ここで、素子基板には、1画素に図6に示したTFT10、40と、容量CS、有機EL素子ELが形成されるが、この図においては、第2TFT40と、有機EL素子ELのみを示す。

【0027】図において、素子基板は、ガラス基板30上に形成された第2TFT40を有している。この第2TFT40と有機EL素子ELの構成を示す。このように、第2TFT40はガラス基板30上に形成され、この第2TFT40は、低温ポリシリコンで形成されている能動層40aを有している。この能動層40aは、両端が不純物がドープされたソース領域、ドレイン領域となっており、これらに挟まれた中央部がチャンネル領域となっている。このチャネル領域の上部には酸化シリコンからなるゲート絶縁膜40bを介してゲート電極40cが形成されている。ゲート絶縁膜40bおよびゲート電極40cは、層間絶縁膜34に覆われており、ゲート電極40cの両側には、層間絶縁膜34のコントクトホールを介してソース領域およびドレイン領域に接続されるソ

ース電極40d、ドレイン電極40eが形成されている。そして、ソース電極32d、ドレイン電極32eの上端が層間絶縁膜34の表面に位置している。

【0028】また、層間絶縁膜34の表面上には、ドレン電極40eと電源ラインVlを接続するメタル配線等が配置される。さらに、この層間絶縁膜34を覆って、第1平坦化膜36が形成されている。

【0029】そして、第1平坦化膜36の上面には、ITOから構成される透明電極50が形成され、この一端が第1平坦化膜36のコンタクトホールを介し第2TFT40のソース電極40dに接続されている。

【0030】また、この透明電極50は、有機EL素子の陽極を構成し、この透明電極50上には、正孔輸送層

52、有機発光層54、電子輸送層56を介し、金属製の陰極58が形成されている。なお、透明電極50の周辺および側面には第2平坦化膜60が配置されている。また、有機発光層54は、形成の際の位置ずれに対応するため透明電極50よりも大きいが、画素領域内のみ存在するように、第2平坦化膜60上にまで延びるが、すぐに終端している。一方、有機発光層54以外の正孔輸送層52、電子輸送層56は、全面に広がって形成されている。ただし、電子輸送層56は、A1q3など発光する材料を含む場合もあり、電子輸送層56も有機発光層54と同様に発光部のみに限定する場合も多い。

【0031】このような有機ELパネルにおいて、輝点欠陥画素については、短波長レーザをガラス基板30側から照射して、その画素の有機層に選択的にダメージを与え、減光化する。

【0032】レーザは、通常パルスレーザが用いられるが連続光でもかまわない。照射量は、ガラス基板の種類、有機層、その他層の材質などにもよるが、暗点化が確実に行え、陰極に損傷を与えない量として、実験的に決定することが好適である。

【0033】すなわち、図2に示すように、試験用のパネルを用意し(S11)、照射量を変更して、複数の画素に対し、レーザを照射する(S12)。そして、このレーザ照射試験の結果を評価する(S13)。すなわち、暗点化が行われているか、陰極にダメージがあるか等について、評価する。そして、確実に暗点化が行え、かつ陰極にダメージが検出されない条件を決定する(S14)。

【0034】このようにして、条件が決定された場合には、その条件を採用して、実際に製造された有機ELパネルの輝点欠陥画素について暗点化の処理を行う(S15)。

【0035】このように、レーザの照射によって、陰極にダメージを与えることなく、当該画素の暗点化の処理を行うことができる。

【0036】なお、ガラス基板30の直前に配置した(接していくてもよい)マスクによって、レーザ照射領域

を暗点化する画素に限定している。しかし、レーザの照射範囲を確実に限らなければ、光学系でレーザの照射範囲を限定してもよい。また、レーザの照射は、発光する領域のみでよい。そこで、有機発光層54が存在する部分のみに限定してレーザを照射することが好ましい。一般的に、TFTが存在する部分には有機発光層54がない。そこで、有機発光層54が存在する領域にレーザ照射範囲を限定することで、TFTへのレーザの照射も避けられる。TFTは、低温ポリシリコンの能動層を有しており、レーザ照射はあまり好ましくなく、照射しないことが好適である。また、有機発光層54がTFTの上方に存在しても、TFTには、レーザが照射されないようにすることも好適である。

【0037】「画素の一部分の減光化」そして、本実施形態においては、発光部を全体として減光化するのではなく、部分的に減光化する。すなわち、陰極におけるダメージの発生などについて、検討した結果、陽極の端部に対応する箇所のダメージが大きいことが分かった。図1に示すように、陽極50の端部では、各層の形状が複雑に変化している。そこで、レーザを照射した際に、陰極58に至る光は均一ではなくなり、一部が強くなりダメージを与えやすくなると考えられる。

【0038】そこで、本実施形態では、陽極50の周辺部を避けて、レーザを照射する。すなわち、図4に示すように陽極50より狭い範囲、より具体的には、陽極50と陰極58との間に少しくとも発光層54を挟んで対向した領域に形成される発光領域より狭い範囲でレーザを照射する。これによって、陰極58におけるダメージの発生を効果的に避けることができる。

【0039】また、発光層54の形状に凹部があるような場合には、その凹部にレーザを照射する必要はない。また、陽極の形状も各種のものがある。そこで、図4に示すように、発光層54と陽極の形状に合わせてレーザ照射範囲を設定すればよい。

【0040】さらに、マスクなどで照射範囲を限定する場合、複雑な形状とするのは、好ましくない。そこで、図6に示すように、比較的小さな単位照射範囲を設定しておき、複数回のレーザ照射によって、発光領域の減光化を行ってよい。このように、単位照射範囲を小さくすれば、照射領域の形状の変更に躊躇感対応に対応することができリペア装置の汎用性が高まる。

【0041】このように、本実施形態によれば、発光領域の全体が減光化されている訳ではなく、発光領域の周辺部には、減光化されない領域が残存する。しかし、この領域は面積的に小さく、発光量はすぐない。特に、発光領域の中心部分の発光が抑制されている。従って、画素としての輝度はかなり低いものになり、視認されにくくなっている。そこで、このような減光化によって、陰極へのダメージ発生を確実に防止して、輝点欠陥画素の効果的な減光化を図ることができる。

【0042】ここで、図7に、有機ELパネルの1画素分の平面構成を示す。ゲートラインGLが水平方向に延び、このゲートラインGLに第1 TFT 10のゲート2が接続されている。この第1 TFT 10は、ゲート2を2つ設けたダブルゲートタイプになっている。この第1 TFT 10の能動層6の一端(ソース)がデータラインDLに接続されている。この能動層6の他端は、容量CSの下側電極に接続されており、または下側電極を兼用する。第1 TFT 10のゲート2の下側が能動層6がチャネル領域になっており、2つのゲート2に挟まれた領域がドレインおよびソース、容量CSの下側電極に接続される領域がソースとなっている。

【0043】この容量CSの下側電極には、酸化シリコン膜を介し、上側電極(ゲート電極とほぼ同層)が対向配置されており、これら下側電極、誘電体、上側電極によって容量CSが形成されている。容量CSの上側電極は、低電位に維持される容量ランジSLに接続されている。

【0044】従って、ゲートラインGLがHレベルになると、第1 TFT 10がオンし、データラインDLの電圧が容量CSに書き込まれる(充電される)。

【0045】容量CSの下側電極は、第2 TFT 40のゲート2Sに接続されている。この第2 TFT 40は並列接続された2つの第2 TFT 40-1、40-2から構成され、両端がソース、中央がドレインになっている。すなわち、この第2 TFT 40は、能動層16を有しており、この能動層16の両端のソース16s-1、16s-2は、電源ラインVLに接続されている。また、ゲート2Sの下方がチャネル16c-1、16c-2となり、中央部がドレイン16d-1、16d-2となっている。

【0046】そして、このドレイン16d-1、16d-2が配線41によって有機EL素子ELに接続されている。すなわち、図7における第2 TFT 20-1、20-2のドレイン16d-1、16d-2が有機EL素子の陽極50に接続される。

【0047】このような画素において、上述のように、陽極50の周辺部を避けて、UVRレーザを照射することによって、画素の暗点化が行える。

【0048】「画素の滅光化」上述のようにして、欠陥画素の暗点化を行うことができる。ここで、このような暗点化を行うと、陰極のダメージを伴う場合もある。すなわち、有機ELパネルによっては、S14において、陰極にダメージを与えるに、確実に暗点化発光を停止させる条件を選択できない場合もある。

【0049】このような場合には、暗点化されないが、滅光化される条件を選択する。すなわち、発光量は0ではないが、輝度が低く、かなり暗い条件を選択する。

【0050】例えば、図3に示すように、試験用のパネルを用意し(S21)、照射量を変更して、複数の画素に対し、レーザを照射する(S22)。そして、陰極にダメージがない条件を選択する(S23)。そして、その中で、発光量が所定値以下のものを選択する(S24)。選択されたものが複数あれば、なるべく発光量の少ないものを選択する(S25)。

【0051】このようにして、輝点欠陥の画素について、滅光化が行える。滅光化が行われた欠陥画素は、薄く発光するのであるが、通常の使用においては視認できない程度である。すなわち、完全な暗室であれば、視認可能であっても、周囲がある程度明るければ、視認できない程度になる。1画素の大きさにもよるが、1画素が數10μm角の場合に、発光量が20%以下になれば、あまり気にならない程度になる。また、NDフィルタによる試験において、暗点と認識されるような発光量であれば、全く問題なく、低輝点と認識される程度までの滅光化でもよい。

【0052】このように、本実施形態によれば、輝点欠陥画素について、その発光量を減少させる。従って、陰極へのダメージの発生を確実に防止して、欠陥画素の処理が行える。そのメカニズムとしては、有機層自体が変質する、有機層と有機層の界面が変質する、有機層と電極の界面が変質する、などが考えられる。

【0053】

【発明の効果】以上説明したように、本発明によれば、欠陥画素の発光能力が劣化して滅光化が行える。従って、レーザによる配線のカット等と異なり、陰極に損傷はない。そこで、陰極損傷による悪影響はなく、輝点欠陥画素の滅光化を行うことができる。

【0054】また、欠陥画素の領域における有機EL素子に選択的に光、特にレーザを照射することによって、欠陥画素の有機層を効果的に変質させることができる。

【図面の簡単な説明】

【図1】 画素の構成を示す図である。

【図2】 レーザ照射量設定の一例を示すフローチャートである。

【図3】 レーザ照射量設定の他の例を示すフローチャートである。

【図4】 レーザ照射領域の一例を示す図である。

【図5】 レーザ照射領域の他の例を示す図である。

【図6】 レーザ照射領域のさらには他の例を示す図である。

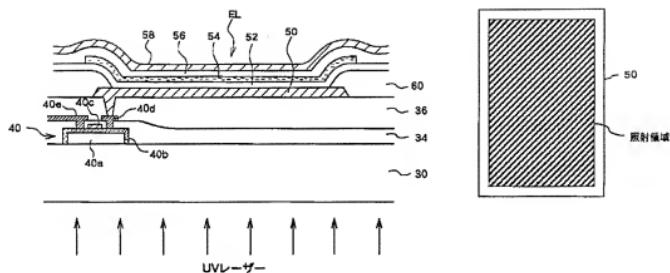
【図7】 画素の平面構成を示す図である。

【図8】 画素回路の構成を示す図である。

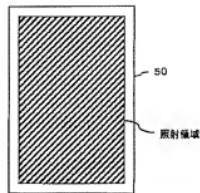
【符号の説明】

10 第1 TFT、40 第2 TFT、50 陽極。

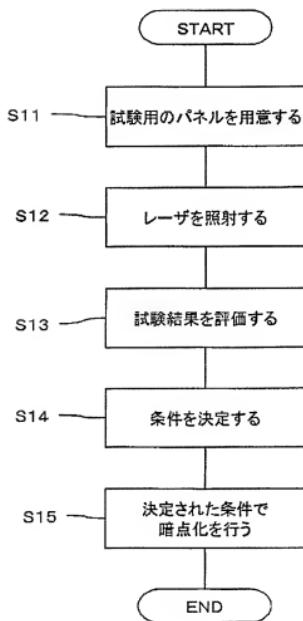
【図1】



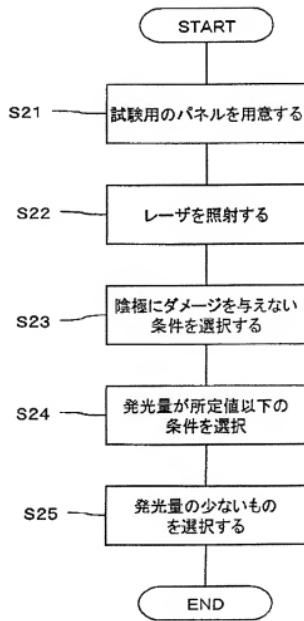
【図4】



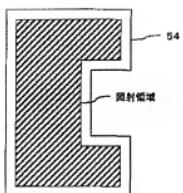
【図2】



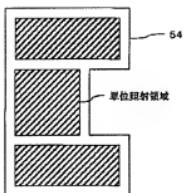
【図3】



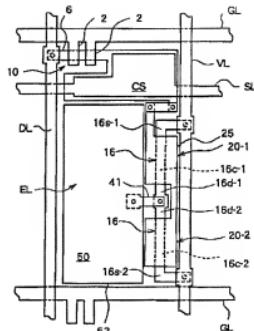
【図5】



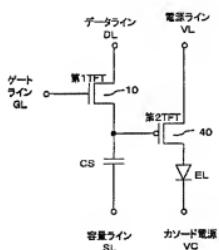
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 小川 隆司
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

F ターム(参考) 3K007 AB08 AB11 AB18 DB03 FA00